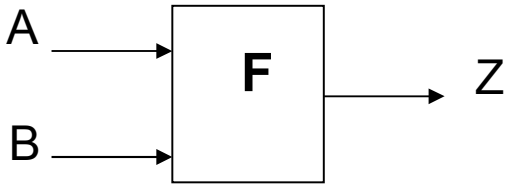
Portas Lógicas

Tabelas verdade

- Seja um sistema digital que implemente a função lógica F.
  - A,B : Variáveis lógicas de entrada
  - Z : Variável lógica de saída



Entradas → | A | B | Z | ← Saída

A	B	Z
0	0	1
0	1	0
1	0	1
1	1	0

Combinações

INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

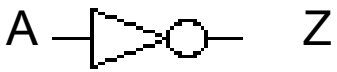
Portas Lógicas

- Operação Inversora (NOT)

Tabela Verdade

A	Z
0	1
1	0

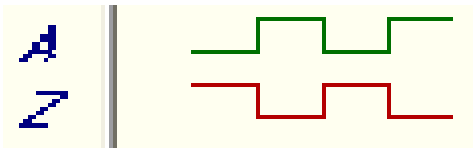
Representação Gráfica



Função Lógica

$$Z = \overline{A}$$

Diagrama Temporal



INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

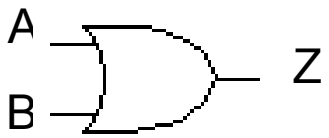
Portas Lógicas

- Operação Ou (OR)

Tabela Verdade

A	B	Z
0	0	0
0	1	1
1	0	1
1	1	1

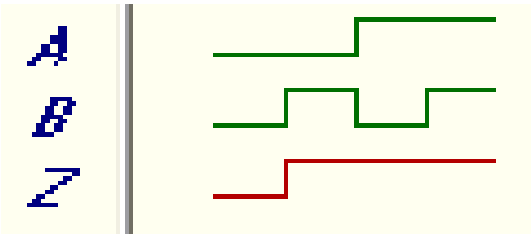
Representação Gráfica



Função Lógica

$$Z = A+B$$

Diagrama Temporal



INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

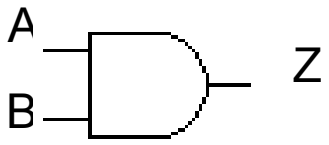
Portas Lógicas

- Operação E (AND)

Tabela Verdade

A	B	Z
0	0	0
0	1	0
1	0	0
1	1	1

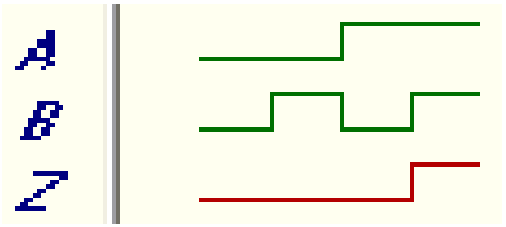
Representação Gráfica



Função Lógica

$$Z = A \cdot B$$

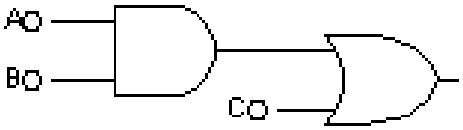
Diagrama Temporal



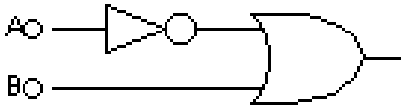
INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

Portas Lógicas

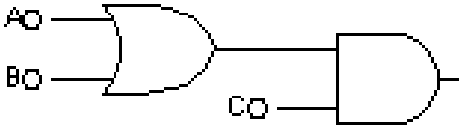
- Precedência das Operações



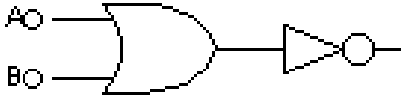
$Z = A \cdot B + C$



$Z = \bar{A} + B$



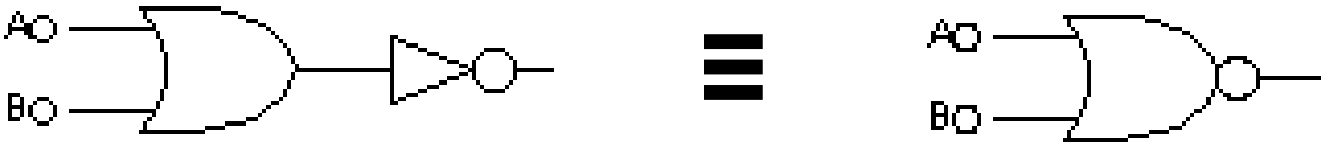
$Z = (A+B) \cdot C$



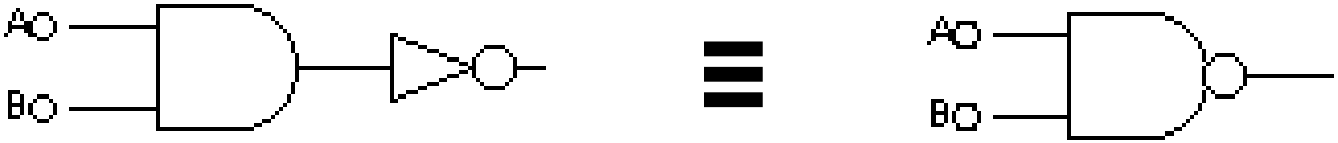
$Z = \overline{A+B}$

Portas Lógicas

- Operação NOR



- Operação NAND



INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

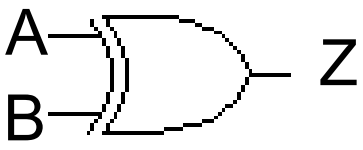
Portas Lógicas

- Operação Ou Exclusivo (XOR)

Tabela Verdade

A	B	Z
0	0	0
0	1	1
1	0	1
1	1	0

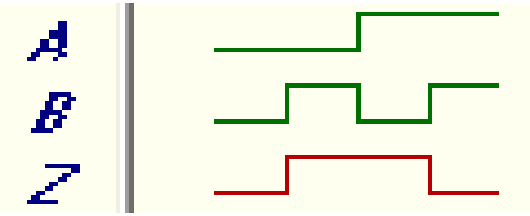
Representação Gráfica



Função Lógica

$$Z = A \oplus B$$

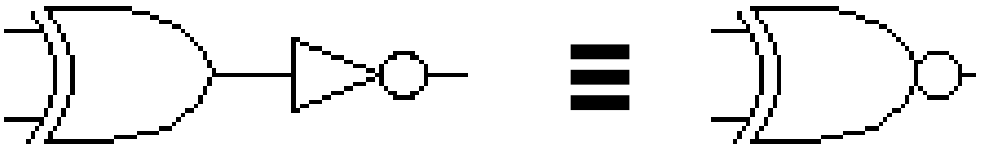
Diagrama Temporal



INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

Portas Lógicas

- Operação XNOR



Avaliação das Expressões Booleanas

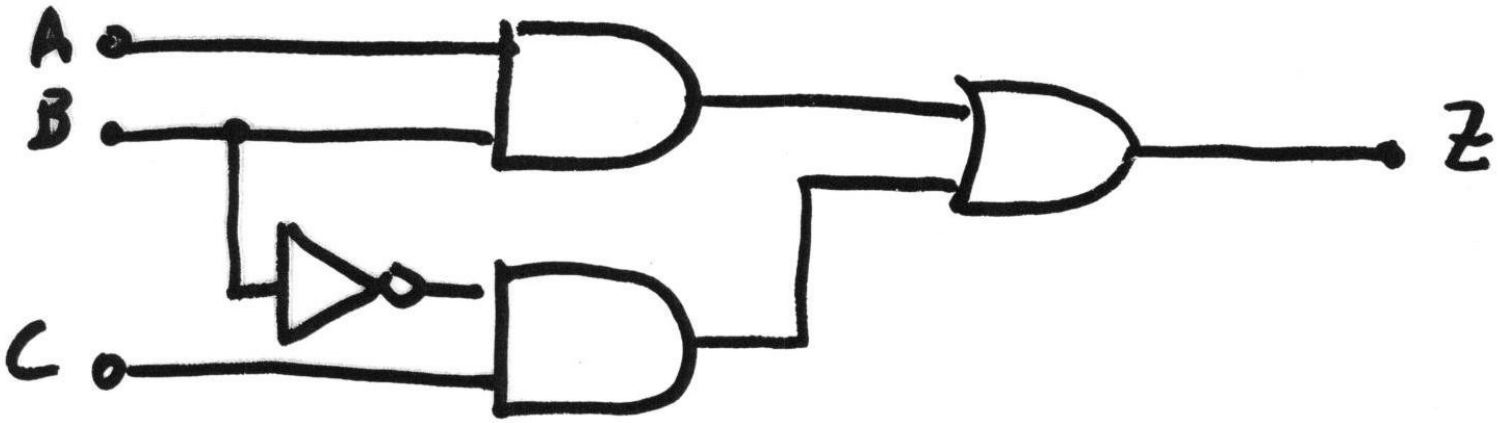
- Construção da Tabela Verdade:
  - Combinações das n variáveis de entrada: 2^n
  - Criar n colunas com as 2^n linhas de combinações
  - Criar colunas para variáveis de entrada complementadas
  - Avaliar a equação:
    - Parênteses
    - Operação E
    - Operação OU

- Exemplo

$$Z = A + B \cdot \overline{C}$$

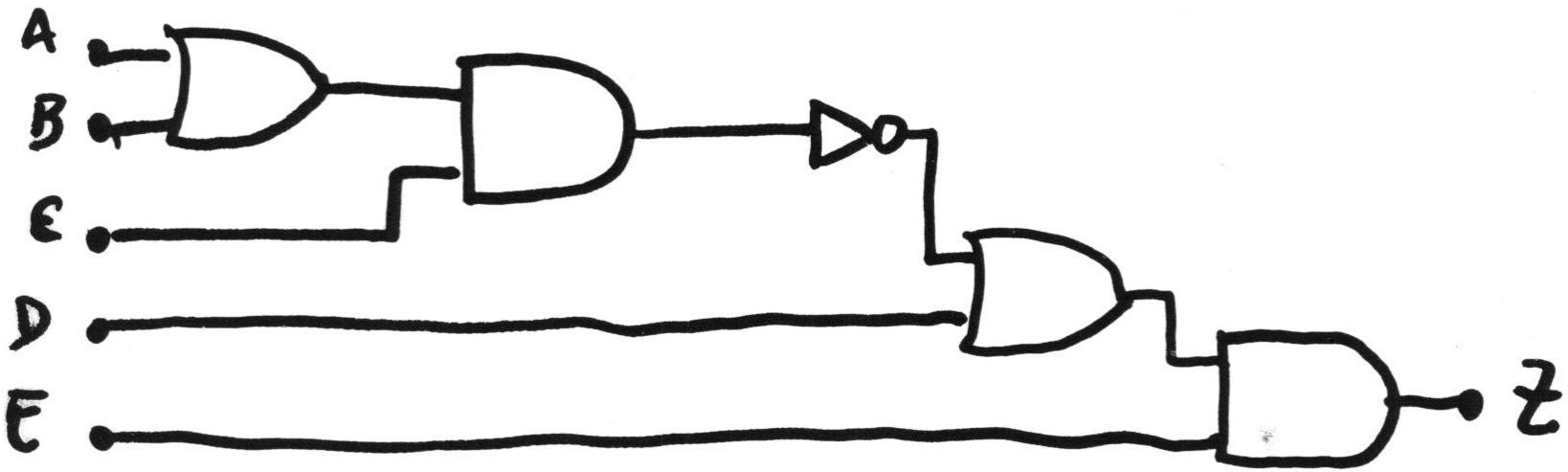
INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

Descrever Circuitos Lógicos Algebricamente



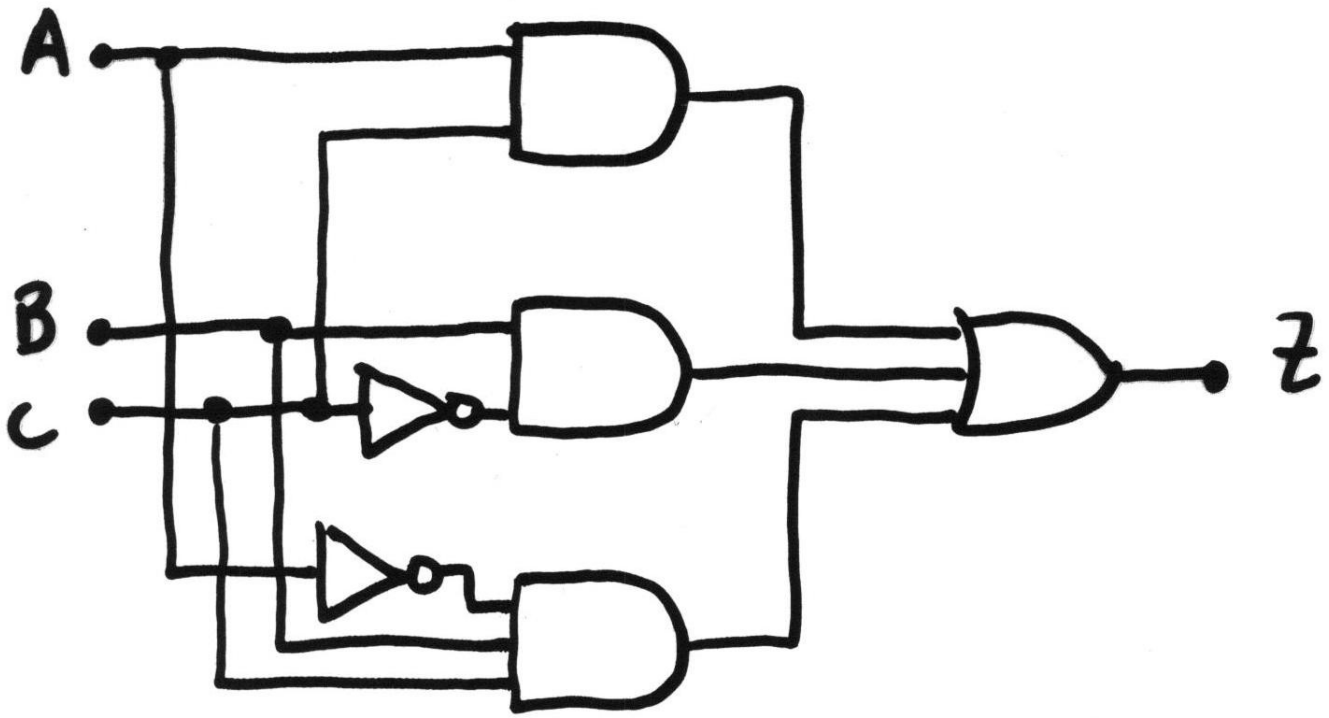
INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

Descrever Circuitos Lógicos Algebricamente



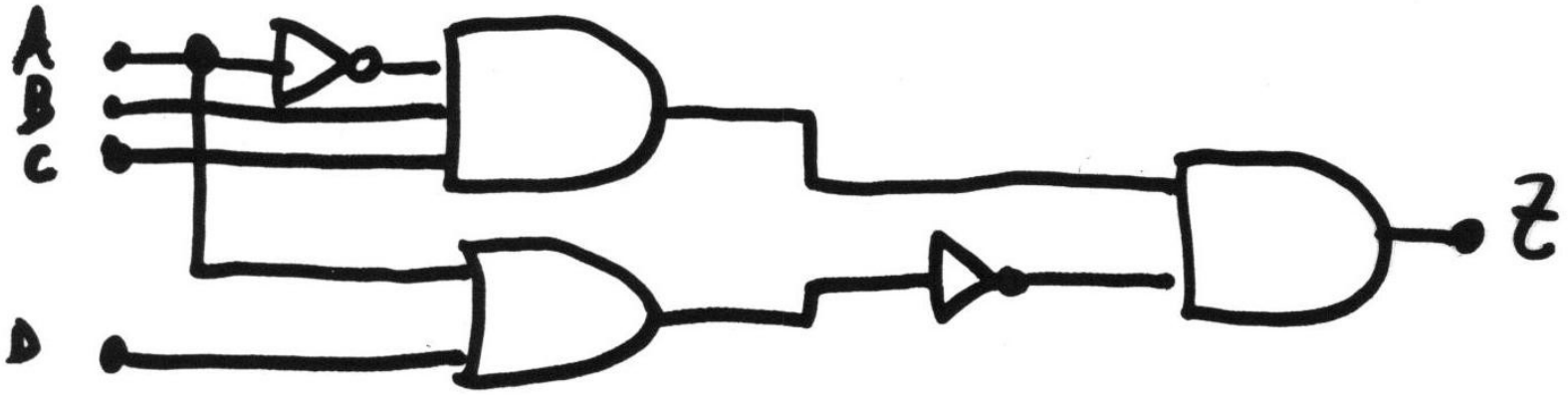
INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

Descrever Circuitos Lógicos Algebricamente



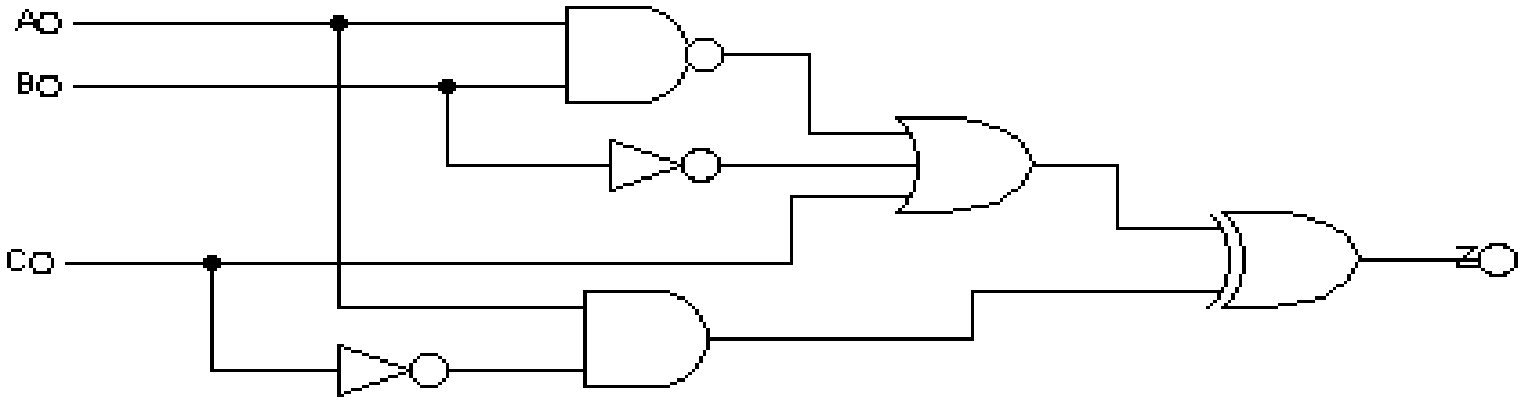
INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

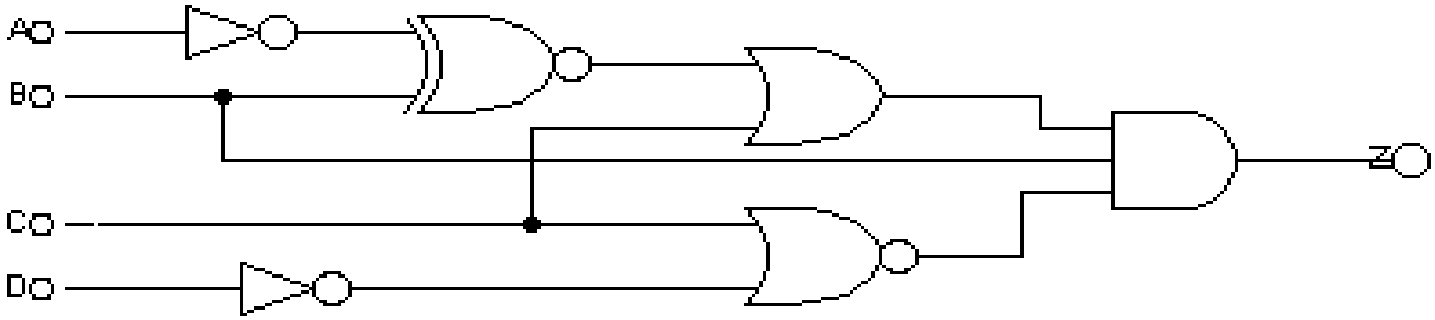
Descrever Circuitos Lógicos Algebricamente



INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

Descrever Circuitos Lógicos Algebricamente





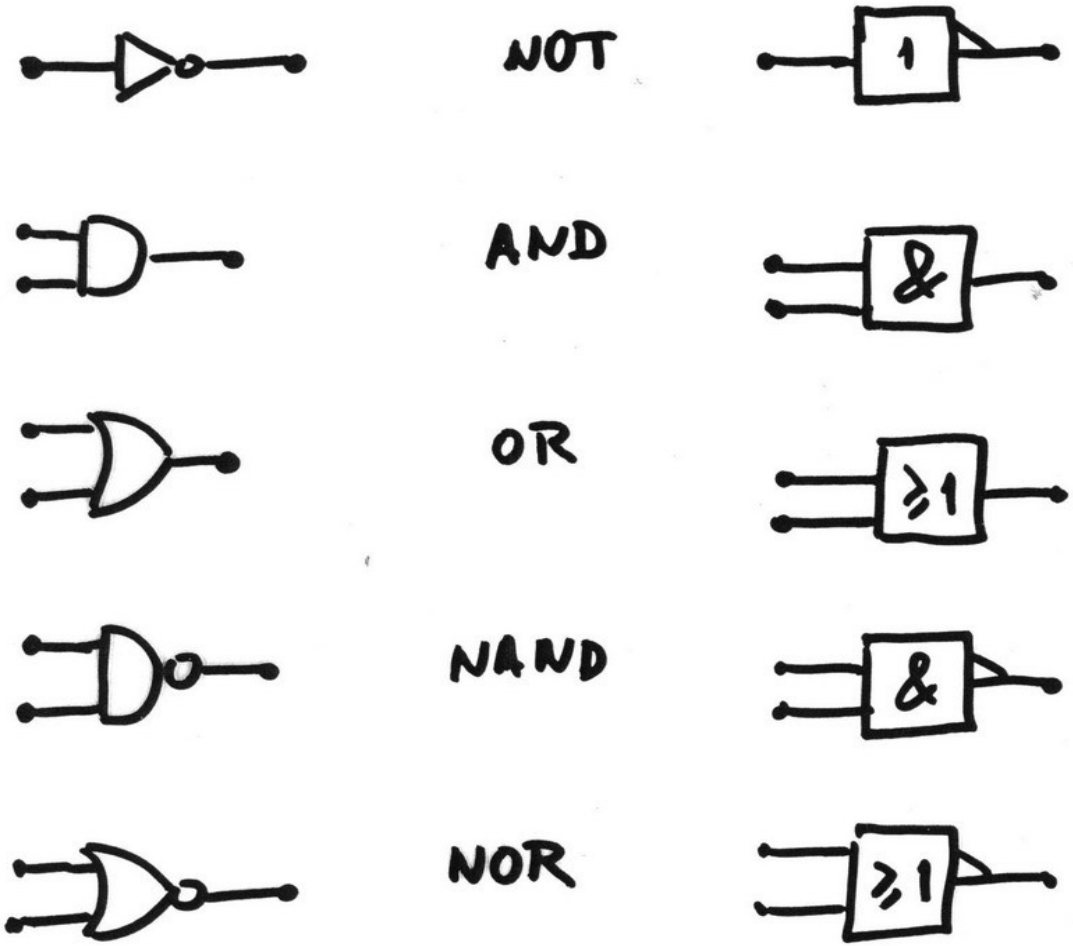
INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

Exercícios

- Para cada um dos dois circuitos:
  - Escrever a equação lógica que represente o circuito;
  - Desenvolver uma tabela-verdade no MS-Excel;
  - Simular no DigiWorks;
  - Comparar os resultados.

INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá

Padrão IEEE/ANSI para portas lógicas



INSTITUTO FEDERAL
SANTA CATARINA
Campus Araranguá