

Circuitos Integrados e Famílias Lógicas

1. Revisão de Técnicas Digitais: Circuitos Integrados e Famílias Lógicas.

Introdução

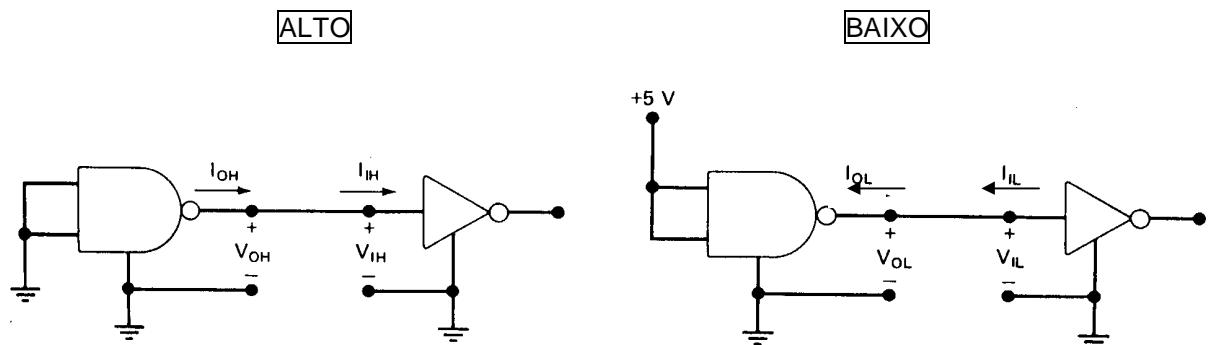
O desenvolvimento da tecnologia dos circuitos integrados, possibilitando a colocação num único invólucro de diversos componentes já interligados, veio permitir um desenvolvimento muito rápido da Eletrônica Digital e consequentemente do projeto de sistemas digitais. Foi criada então uma série de circuitos integrados que continham numa única pastilha as funções lógicas digitais mais usadas e de tal maneira projetadas que todas eram compatíveis entre si. Estas séries de circuitos integrados formaram então as Famílias Lógicas, a partir das quais os projetistas tiveram facilidade em encontrar todos os blocos para montar seus sistemas digitais.

Em virtude da massificação do uso de CIs, torna-se necessário conhecer as características gerais desses circuitos e de algumas das famílias lógicas mais populares. Uma vez entendidas tais características, estaremos muito mais bem preparados para trabalhar no projeto de circuitos digitais.

Terminologia dos Circuitos Integrados

Apesar do grande número de fabricantes de circuitos integrados, grande parte da nomenclatura e da terminologia empregadas nesta área são mais ou menos padronizadas. Os termos mais usais serão definidos e discutidos a seguir.

Parâmetros de Tensão e Corrente



V_{IH} (mínimo) – **Tensão de Entrada Correspondente ao Nível Lógico Alto.** É o nível de tensão necessário a representar o nível lógico 1 na *entrada* de um circuito digital. Qualquer tensão abaixo deste nível não será considerada nível lógico ALTO por um circuito digital.

V_{IL} (máximo) - **Tensão de Entrada Correspondente ao Nível Lógico Baixo.** É o nível de tensão necessário a representar o nível lógico 0 na *entrada* de um circuito digital. Qualquer tensão acima deste nível não será considerada nível lógico BAIXO por um circuito digital.

V_{OH} (mínimo) - **Tensão de Saída Correspondente ao Nível Lógico Alto.** É o nível de tensão necessário a representar o nível lógico 1 na *saída* de um circuito digital. Tal parâmetro normalmente é especificado por seu valor mínimo.

V_{OL} (máximo) - **Tensão de Saída Correspondente ao Nível Lógico Baixo.** É o nível de tensão necessário a representar o nível lógico 0 na saída de um circuito digital. Tal parâmetro normalmente é especificado por seu valor máximo.

I_{IH} (mínimo) – **Corrente de Entrada Correspondente ao Nível Lógico Alto.** Valor da corrente que circula na entrada de um circuito digital, quando um nível lógico alto é aplicado em tal entrada.

I_{IL} (máximo) – **Corrente de Entrada Correspondente ao Nível Lógico Baixo.** Valor da corrente que circula na entrada de um circuito digital, quando um nível lógico baixo é aplicado em tal entrada.

I_{OH} (mínimo) – **Corrente de Saída Correspondente ao Nível Lógico Alto.** Valor da corrente que circula na saída de um circuito digital, quando um nível lógico alto é gerado em tal circuito, respeitadas as limitações para carregamento da saída.

I_{OL} (máximo) – **Corrente de Saída Correspondente ao Nível Lógico Baixo.** Valor da corrente que circula na saída de um circuito digital, quando um nível lógico baixo é gerado em tal circuito, respeitadas as limitações para carregamento da saída.

Fan-Out: Em geral, a saída de um circuito lógico é projetada para alimentar várias entradas de outros circuitos lógicos. O *fan-out*, também chamado fator de carga, é definido como o número máximo de entradas de circuitos lógicos que uma saída pode alimentar de maneira confiável. Se tal número não for respeitado, os níveis de tensão na saída do circuito poderão não respeitar as especificações.

Exemplo: Uma porta lógica com fan-out de 10 pode alimentar até 10 entradas lógicas padrão.

Para determinar quantas entradas diferentes a saída de um CI pode alimentar, precisamos conhecer I_{OL} (máx) e I_{OH} (máx) de tal CI e as necessidades de corrente de cada entrada, I_{IL} e I_{IH} . Estas informações estão sempre presentes nas especificações do chip fornecidas pelo fabricante. Assim,

$$\text{fan - out (BAIXO)} = \frac{I_{OL}(\text{máx})}{I_{IL}(\text{máx})} \quad ; \quad \text{fan - out (ALTO)} = \frac{I_{OH}(\text{máx})}{I_{IH}(\text{máx})}$$

Se o fan-out para o nível BAIXO for diferente do fan-out para o nível ALTO, como ocorre em alguns casos, devemos escolher o menor dos dois.

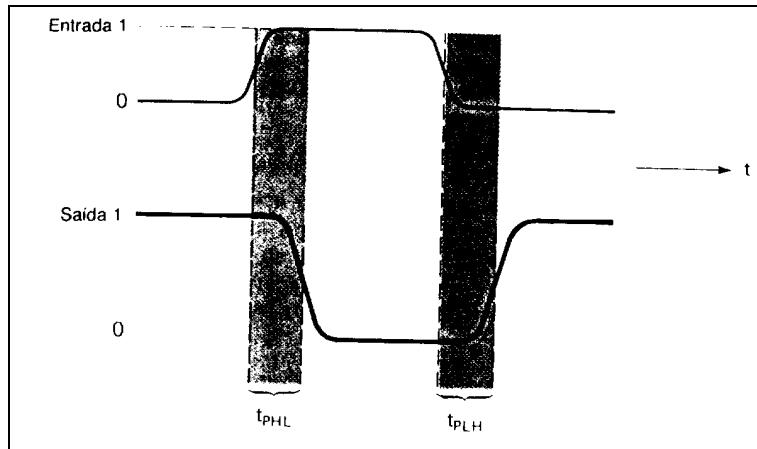
Obs.: O **Fan-In** indica a quantidade máxima de saídas que podemos ligar a uma entrada.

Retardo de Propagação: Um sinal lógico sempre sofre retardo em sua passagem através de um circuito. Os dois tempos correspondentes aos retardos de propagação são definidos como:

t_{PLH} : tempo de retardo correspondente à passagem do nível lógico 0 para o nível lógico 1 (BAIXO para ALTO).

t_{PHL} : tempo de retardo correspondente à passagem do nível lógico 1 para o nível lógico 0 (ALTO para BAIXO).

A figura a seguir ilustra tais retardos de propagação para um circuito NOT. Observe que t_{PHL} é o tempo necessário para que a saída do NOT passe do nível ALTO para o nível BAIXO, em resposta a uma entrada ALTO. Ele é medido a partir da metade dos pontos de transição dos sinais de entrada e de saída. O parâmetro t_{PHL} corresponde ao tempo que a saída leva para responder a uma entrada no nível BAIXO.



Em geral t_{PLH} e t_{PHL} possuem valores diferentes, variando também em função das condições de carregamento a que o circuito está submetido. Tais valores são usados para compararem as velocidades de operação dos circuitos lógicos.

Exemplo: Um circuito com retardo de propagação em torno de 10ns é mais rápido do que um circuito com retardo da ordem de 20 ns.

Exigências para alimentação: Cada CI precisa de uma determinada quantidade de potência elétrica para operar. Tal potência é suprida por uma ou mais fontes de tensão, conectadas aos pinos de alimentação do chip. Normalmente, só é necessário operar um único pino para alimentação do chip, denominado V_{CC} para a família TTL e V_{DD} para os dispositivos MOS (descritos posteriormente).

A quantidade de potência que um CI precisa para funcionar é determinada pela corrente I_{CC} que ele puxa da fonte que fornece V_{CC} , sendo seu valor numérico obtido pelo produto $I_{CC} \times V_{CC}$. Para muitos CIs, o consumo de corrente vai variar, dependendo dos níveis lógicos dos circuitos dos chips.

Exemplo: Considere um chip NAND, em que todas as saídas estão no nível lógico ALTO. Neste caso, a corrente que sai da fonte V_{CC} é chamada de I_{CCH} . Considere o mesmo chip NAND, com todas as suas saídas no nível lógico BAIXO. Neste caso, a corrente que sai da fonte V_{CC} é denominada I_{CCL} .

Em geral, I_{CCH} e I_{CCL} têm valores diferentes, sendo o valor médio de tais correntes

$$I_{CC}(\text{média}) = \frac{I_{CCH} + I_{CCL}}{2}$$

utilizado para calcular a potência média consumida pelo circuito integrado

$$P_D(\text{média}) = I_{CC}(\text{média}) \times V_{CC}$$

Produto Velocidade-Potência: Historicamente, as famílias de circuitos integrados têm como características marcantes a sua velocidade de operação e a potência consumida. Em geral, o projeto de tais circuitos busca um retardo de propagação baixo (alta velocidade de operação) e valores baixos de potência dissipada. Um meio comum de medir e comparar a performance global de uma família de circuitos integrados é através do *produto velocidade-potência* (*speed-power*), obtido através da multiplicação do retardo de propagação pela potência dissipada.

Exemplo: Suponha uma determinada família de circuitos integrados que tenha um retardo médio de propagação de 10 ns, e uma potência dissipada média de 5mW. O produto velocidade-potência é 50pJ.

Fica claro que, quanto mais baixo for o valor deste produto, melhor será o desempenho global da família em questão.

Imunidade ao Ruído: Picos de corrente elétrica e campos magnéticos podem induzir tensões nas conexões existentes entre os circuitos lógicos. Tais sinais, indesejados e espúrios, são denominados ruído. A *imunidade ao ruído* de um circuito lógico refere-se à capacidade deste circuito tolerar tensões geradas por ruído em suas entradas, sem alterar o seu funcionamento. A quantidade medida de imunidade ao ruído é denominada **margem de ruído**.

A **margem de ruído para o nível alto**, V_{NH} , é definida como

$$V_{NH} = V_{OH} (\text{mínimo}) - V_{IH} (\text{mínimo})$$

A **margem de ruído para o nível baixo**, V_{NL} , é definida como

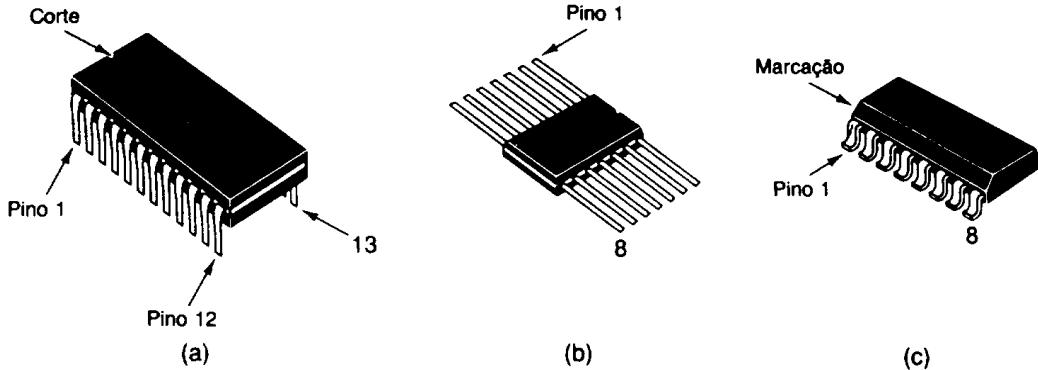
$$V_{NL} = V_{IL} (\text{máximo}) - V_{OL} (\text{máximo})$$

Obs.: Estritamente falando, as margens de ruído definidas são chamadas de margens de ruído dc. Tal termo pode parecer não apropriado quando se trata de definir ruído, que geralmente é um sinal ac. Ocorre que, nos circuitos integrados atuais, em que a velocidade de operação é extremamente alta, um pulso de 1µs de duração é considerado longo e pode ser tratado como um pulso dc, levando-se em conta que o circuito responderá normalmente a tal pulso.

Níveis de Integração de Circuitos: Os cinco níveis de integração de circuitos são mostrados a seguir.

Nível de Integração	Número de Portas
Integração em Pequena Escala (SSI)	Menos de 12
Integração em Média Escala (MSI)	12 a 90
Integração em Grande Escala (LSI)	100 a 9.999
Integração em Muito Grande Escala (VLSI)	10.000 a 99.999
Integração Ultra Grande Escala (ULSI)	100.000 ou mais

Encapsulamento de Cls:



Encapsulamentos mais comuns para Cls: (a) DIP (*dual-in-line package*) de 24 pinos; (b) envoltório de cerâmica flexível de 14 pinos; (c) envoltório montado sobre a superfície (*surface-mount*).

O envoltório de cerâmica flexível é uma embalagem hermeticamente fechada construída com uma cerâmica não-condutora, o que torna o chip totalmente imune aos efeitos da umidade. Estes envoltórios são usados em circuitos destinados a aplicações militares, que devem funcionar em condições ambientais extremas, totalmente desfavoráveis.

O envoltório montado na superfície é a técnica de encapsulamento mais moderna, é muito similar ao DIP, exceto pelo fato de seus pinos terminarem dobrados em ângulos retos, de maneira a poderem ser soldados diretamente na superfície da placa de circuito impresso. Em geral, são menores que os DIPs. Os Cls montados na superfície também têm a vantagem de poderem ser mais facilmente manipulados pelos equipamentos automáticos de montagem de placas de circuito.

- **Outros Termos Utilizados em Circuitos Integrados**

Buffer/Driver: Circuito projetado para fornecer uma corrente de saída alta e/ou tensão também alta se comparadas aos parâmetros normalmente associados aos circuitos lógicos comuns.

CIs bipolares: Circuitos Digitais integrados nos quais transistores PNP ou NPN são os principais formadores do circuito.

CIs Unipolares: Circuitos Integrados digitais nos quais um transistor unipolar por efeito de campo (MOSFET) é o principal elemento para a construção dos circuitos.

Dispositivo Lógico Programável (PLD): Circuito integrado que contém um grande número de funções lógicas interconectadas. O usuário pode programar o CI para uma função específica, abrindo as conexões apropriadas.

Driver: Termo técnico adicionado a algumas descrições de CIs, para indicar que as saídas do CI podem operar a altas correntes e/ou altas tensões, se comparado com os CIs comuns.

Entrada flutuante ou em flutuação: Sinal em alta impedância, apresentado como entrada de um circuito digital. Atua como se estivesse logicamente desconectado ao circuito.

Lógica absorvedora de corrente: Família lógica na qual a saída de um circuito lógico drena corrente da entrada de um outro circuito lógico.

Lógica acoplada pelo emissor (ECL): Também conhecida como lógica em modo de corrente.

Lógica fornecedora de corrente: Família lógica na qual a saída de um circuito lógico fornece corrente para a entrada de um outro circuito lógico.

Saída a coletor aberto: Tipo de estrutura de saída de alguns circuitos TTL (Transistor-Transistor Logic), no qual só é usado um transistor com seu coletor em flutuação.

Saída de três estados (tristate): Tipo de estrutura que permite que uma saída seja colocada em um dos três estados: ALTO, BAIXO ou ALTA IMPEDÂNCIA.

Saída totem-pole: Termo usado para descrever a forma na qual dois transistores bipolares são ligados na saída de alguns circuitos TTL.

Resistor de pull-up: Assegura em uma entrada (que pode ser compartilhada) de uma porta lógica o nível lógico 1.

Resistor de pull-down: Assegura em uma entrada (que pode ser compartilhada) de uma porta lógica o nível lógico 0.

Spike: Mudança momentânea e espúria em um nível de tensão.

Strobing: Técnica utilizada para eliminação de spikes.

Substrato: Pedaço de material semicondutor, onde são colocados os componentes eletro-eletrônicos de um circuito integrado.

Transientes de corrente: Picos de corrente gerados pela saída totem-pole de um circuito TTL. Causados quando ambos os transistores conduzem simultaneamente.

“Unasserted” : Termo usado para descrever o estado de um sinal lógico, sinônimo de inativo.

Famílias Lógicas de Circuitos Integrados

Durante muito tempo, os circuitos construídos a partir da Álgebra booleana foram implementados utilizando-se dispositivos eletromecânicos como, por exemplo, os relês. Portanto, o nível de tensão correspondente a um nível lógico, poderia assumir qualquer valor dependendo apenas das características do projeto.

A partir do surgimento do transistor, procurou-se padronizar os sinais elétricos correspondentes aos níveis lógicos. Esta padronização ocasionou o surgimento das famílias de componentes digitais com características bastante distintas.

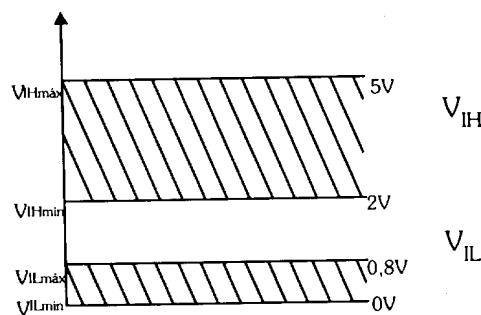
As famílias lógicas diferem basicamente pelo componente principal utilizado por cada uma em seus circuitos. As famílias TTL (Transistor-Transistor Logic) e ECL (Emitter Coupled Logic) usam transistores bipolares como seu principal componente, enquanto as famílias PMOS, NMOS e CMOS usam os transistores unipolares MOSFET (transistor de efeito de campo construído segundo a técnica MOS - **Metal Oxide Semicondutor**) como seu elemento principal de circuito.

Atualmente a Família TTL e a CMOS são as mais usadas, sendo empregadas em uma grande quantidade de equipamentos digitais e também nos computadores e periféricos. Dessa forma, essas serão as famílias abordadas.

- **Família Lógica TTL**

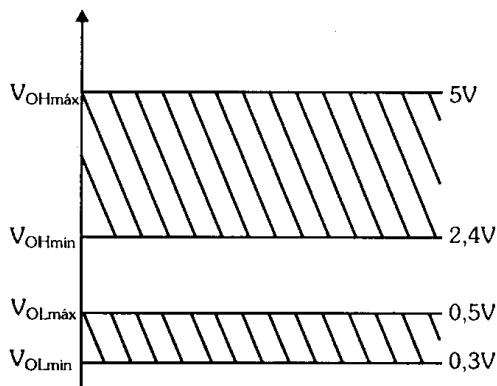
TTL significa **T**ransistor-**T**ransistor – **L**ogic (Lógica Transistor-Transistor). A tensão de alimentação se restringe a 5V contínuos, tendo, porém, uma faixa de tensão correspondente aos níveis lógicos 0 e 1.

A figura a seguir mostra as faixas de tensão correspondentes aos níveis lógicos de entrada de um circuito integrado da família TTL.

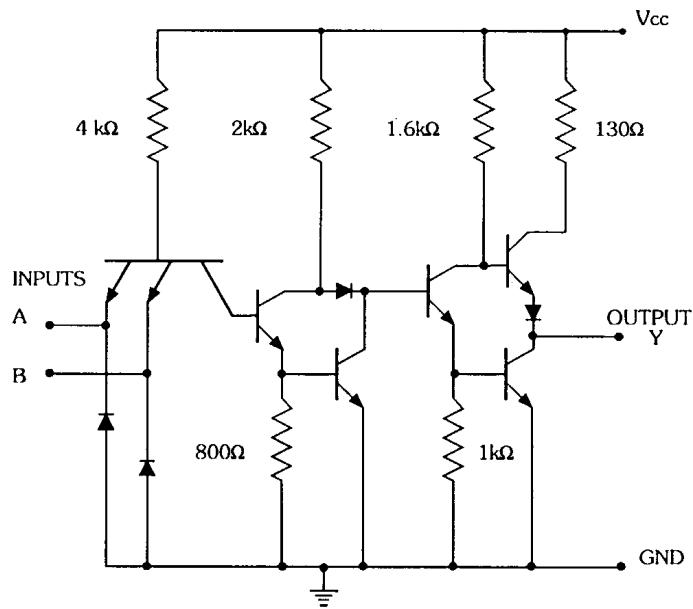


Observa-se, na figura, que existe uma faixa de tensão entre 0,8V e 2V na qual o componente TTL não reconhece os níveis lógicos 0 e 1, devendo, portanto, ser evitada em projetos de circuitos digitais.

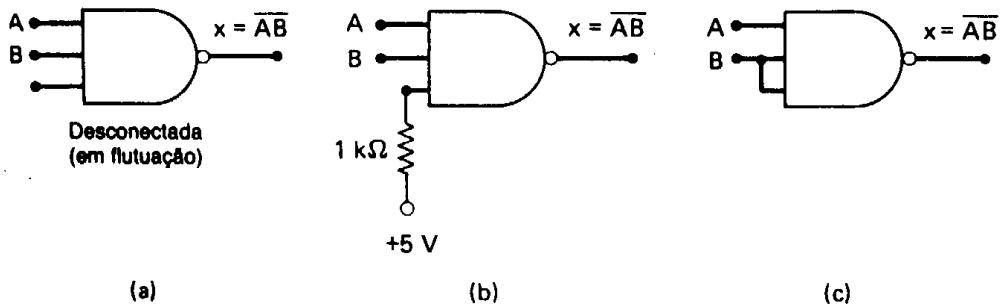
A figura a seguir mostra as faixas de tensão correspondentes aos níveis lógicos de saída de um circuito integrado da família TTL.



A figura a seguir apresenta um exemplo de um circuito elétrico (porta lógica que implementa a função AND), utilizando a tecnologia TTL.



Observação: Quando não desejamos utilizar uma determinada entrada de um circuito TTL, podemos proceder de uma das formas apresentadas no exemplo da figura a seguir.



Na figura (a) a entrada está desconectada (em flutuação), que age exatamente como se o nível lógico 1 estivesse aplicado a ela. Isto significa que, em qualquer CI TTL, todas as entradas serão 1 se não estiverem conectadas a nenhuma fonte de sinal lógico ao à terra. Quando uma entrada estiver aberta, diz-se que a mesma está em “flutuação”. Quando não desejamos utilizar uma entrada essa não é a melhor opção, pois as entradas desconectadas agirão como uma antena, captando sinais espúrios que podem fazer com que o circuito opere indevidamente. Uma técnica mais adequada é apresentada na figura (b), em que tal entrada é conectada a uma tensão de +5V, através de um resistor de $1\text{ k}\Omega$, forçando o nível lógico 1 nessa entrada. O resistor serve apenas para proteger a entrada, em caso de correntes elevadas serem geradas, em função de picos de tensão na fonte de energia.

Uma terceira técnica é mostrada na figura (c), em que a entrada não usada é conectada a uma das entradas utilizadas. Isto é aceitável, caso o circuito que estiver alimentando a entrada B não venha a ter seu fan-out excedido com a conexão da entrada não utilizada.

A família TTL foi originalmente desenvolvida pela TEXAS Instruments, mas hoje, muitos fabricantes de semicondutores produzem seus componentes.

Esta família é principalmente reconhecida pelo fato de ter duas séries que começam pelos números 54 para os componentes de uso militar e 74 para os componentes de uso comercial.

Os Cls da série TTL 74-padrão oferecem uma combinação de velocidade e potências consumidas adequadas a um grande número de aplicações. Entre os Cls desta série, podemos encontrar uma ampla variedade de portas lógicas, flip-flops, construídos segundo a tecnologia SSI, além de registradores de deslocamento, contadores, decodificadores, memórias e circuitos aritméticos, construídos com a tecnologia MSI.

Especificações do fabricante: Para ilustrar as características da série-padrão TTL, vamos utilizar o CI 7400, um NAND quádruplo.

SN5400 E SN7400 CI COM 4 PORTAS NAND DE DUAS ENTRADAS

condições operacionais recomendadas

		SN5400			SN7400			UNIDADE
		MÍN	NOM	MÁX	MÍN	NOM	MÁX	
V_{CC}	Tensão de alimentação	4,5	5	5,5	4,75	5	5,25	V
V_{IH}	Tensão de entrada-nível lógico ALTO	2			2			V
V_{IL}	Tensão de entrada-nível lógico BAIXO			0,8			0,8	V
I_{OH}	Corrente de saída-nível lógico ALTO			- 0,4			- 0,4	mA
I_{OL}	Corrente de saída-nível lógico BAIXO			16			16	mA
T_A	Temperatura de operação	- 55		125	0		70	°C

características elétricas nas condições ambientais recomendadas (salvo indicação em contrário)

PARÂMETRO	CONDIÇÕES DE TESTE [†]	SN5400		SN7400		UNIDADE
		MÍN TÍPICO [‡]	MÁX	MÍN TÍPICO [‡]	MÁX	
V_{IK}	$V_{CC} = \text{MIN.}$, $I_I = - 12 \text{ mA}$		- 1,5		- 1,5	V
V_{OH}	$V_{CC} = \text{MIN.}$, $V_{IL} = 0,8 \text{ V}$, $I_{OH} = - 0,4 \text{ mA}$	2,4	3,4	2,4	3,4	V
V_{OL}	$V_{CC} = \text{MIN.}$, $V_{IH} = 2 \text{ V}$, $I_{OL} = 16 \text{ mA}$	0,2	0,4	0,2	0,4	V
I_I	$V_{CC} = \text{MÁX.}$, $V_I = 5,5 \text{ V}$		1		1	mA
I_{IH}	$V_{CC} = \text{MÁX.}$, $V_I = 2,4 \text{ V}$		40		40	μA
I_{IL}	$V_{CC} = \text{MÁX.}$, $V_I = 0,4 \text{ V}$		- 1,6		- 1,6	mA
$I_{OS\$}$	$V_{CC} = \text{MÁX.}$	- 20	- 55	- 18	- 55	mA
I_{CCH}	$V_{CC} = \text{MÁX.}$, $V_I = 0 \text{ V}$		4	8	4	mA
I_{CCL}	$V_{CC} = \text{MÁX.}$, $V_I = 4,5 \text{ V}$		12	22	12	mA

[†]Para condições indicadas como MÍN ou MÁX use os valores apropriados, especificados sob as condições de operação recomendadas.

[‡]Todos os valores típicos foram obtidos com $V_{CC} = 5 \text{ V}$ e $T_A = 25^\circ\text{C}$.

§Não mais que uma saída pode ser curto-circuitada ao mesmo tempo.

características da comutação, $V_{CC} = 5 \text{ V}$, $T_A = 25^\circ\text{C}$ (veja nota 2)

PARÂMETRO	DE (ENTRADA)	PARA (SAÍDA)	CONDIÇÕES DE TESTE	MÍN TÍPICO MÁX	UNIDADE
t_{PLH}	A ou B	Y	$R_L = 400 \Omega$, $C_L = 15 \text{ pF}$	11	22
t_{PHL}				7	15

Várias outras séries TTL foram desenvolvidas depois do aparecimento da série 74-padrão. Estas outras séries fornecem uma ampla variedade de escolha dos parâmetros de velocidade e potência consumida. Dentre essas séries destacam-se:

TTL 74L de Baixa Potência: adequada para o uso em aplicações nas quais a dissipação de potência é um problema mais crítico do que a velocidade de operação. Exemplo de aplicação: Circuitos que operam a baixas freqüências, alimentados por baterias, como as calculadoras eletrônicas. Esta série

tornou-se obsoleta com o desenvolvimento das séries 74LS, 74ALS e CMOS, que oferecem chips com baixo consumo de potência, operando a velocidades bem mais altas que as dos dispositivos 74L. Por isso a série 74L não é recomendada para ser usada no projeto de novos circuitos.

TTL 74H de Alta Velocidade: apresenta um aumento da velocidade em relação a série 74L, porém esse aumento é conseguido à custa do aumento da potência consumida pelos dispositivos da série. A série 74H também ficou obsoleta com o desenvolvimento da série TTL Schottky.

TTL 74S Schottky: reduz o retardo de armazenamento, com o uso do diodo Schottky. Opera com o dobro da velocidade da 74H, consumindo mais ou menos a mesma potência.

TTL 74LS Schottky de Baixa Potência (LS-TTL): é uma versão da 74S, que apresenta Cls com consumo de potência mais baixo e com velocidade também mais baixa. Tais características colocaram a série 74LS como a “principal” série de toda a família TTL, sendo atualmente usada em todos os novos projetos em que a velocidade é um fator preponderante. Esta posição de liderança tende a ser perdida pouco a pouco pela nova série 74ALS.

TTL 74AS Schottky Avançada (AS-TTL): é a série TTL mais rápida, e com o produto velocidade-potência significativamente mais baixo que o da série 74S. A série 74AS tem outras vantagens sobre as demais, incluindo a necessidade de correntes de entrada extremamente baixas, o que resulta em fan-outs maiores que os da série 74S. Em função de tais vantagens, a série 74AS está aos poucos tomando o lugar antes ocupado por dispositivos da série 74S, em todas as aplicações nas quais são necessários componentes de alta velocidade de operação. Como o custo dos dispositivos 74AS continua a cair, e como muito mais funções lógicas estão disponíveis nesta série, não há a menor dúvida de que a série 74S torna-se á obsoleta num curto prazo de tempo.

TTL Schottky Avançada de Baixa Potência (74ALS-TTL): oferece uma sensível melhora em relação à 74LS no que diz respeito à velocidade de operação e à potência consumida. Esta série tem o mais baixo produto velocidade-potência de todas as séries TTL, e está muito próxima de ter a mais baixa dissipação de potência por porta lógica. Pelo exposto, poderemos ter, a médio prazo, os dispositivos da série 74ALS substituindo os da série 74LS como os mais utilizados da família TTL.

Características Típicas da Série TTL

	74	74B	74A	74S	74LS	74AS	74ALS
Medidas de performance							
Retardo de propagação (ns)	9	33	6	3	9,5	1,7	4
Dissipação de potência (mW)	10	1	23	20	2	8	1,2
Produto velocidade-potência (pJ)	90	33	138	60	19	13,6	4,8
Taxa máxima de clock (MHz)	35	3	50	125	45	200	70
Fan-out (mesma série)	10	20	10	20	20	40	20
Medidas de tensão							
V_{OH} (mín)	2,4	2,4	2,4	2,7	2,7	2,5	2,5
V_{OL} (máx)	0,4	0,4	0,4	0,5	0,5	0,5	0,4
V_{IH} (mín)	2,0	2,0	2,0	2,0	2,0	2,0	2,0
V_{IL} (máx)	0,8	0,7	0,8	0,8	0,8	0,8	0,8

Compatibilidade entre as subfamílias: Um ponto importante que deve ser levado em conta quando trabalhamos com a família Padrão (Standard) e as subfamílias TTL é a possibilidade de interligarmos os diversos tipos. Isto realmente ocorre, já que todos os circuitos integrados da família TTL e também das subfamílias são alimentados com 5V. Devemos observar, e com muito cuidado, que as correntes que circulam nas entradas e saídas dos componentes das diversas subfamílias são completamente diferentes.

- Família MOS

A tecnologia MOS (Metal Oxide Semiconductor) tem seu nome extraído do fato de sua estrutura básica ser formada por um eletrodo de metal conectado a uma camada de óxido isolante que, por sua vez, é depositada sobre um substrato de silício. Os transistores construídos na técnica MOS são transistores por efeito de campo (*field-effect transistor*) chamados por conseguinte de MOSFETs.

As principais vantagens do MOSFET residem nos fatos de ele ser relativamente simples, de ter um custo de fabricação bem baixo, de ser pequeno e de consumir muito pouca potência. Além disso, o MOS ocupa muito menos espaço no chip do que os transistores bipolares (aproximadamente, 50 vezes menos espaço). Um outro aspecto muito importante sobre a tecnologia MOS é o fato de seus CIS não usarem resistores na sua construção. Os resistores tomam parte da área de chip ocupada pelos CIS bipolares. A alta densidade de integração dos CIS MOS permite a construção de sistemas de alta confiabilidade, em virtude da redução no número de conexões externas necessárias à implementação de determinada função lógica.

A principal desvantagem da técnica MOS é a velocidade de operação relativamente baixa de seus componentes, se comparada com as apresentadas por componentes das famílias bipolares.

Em resumo, comparada com as famílias lógicas bipolares, as famílias MOS são mais lentas na operação, requerem muito menos potência, têm uma margem de ruído melhor, uma faixa de tensão maior, e um fan-out também maior (o fan-out da família CMOS é completamente ilimitado, sendo restrito apenas por atrasos e considerações sobre o tempo de subida). Além disso, requer menos espaço.

Obs.: A lógica MOS é especialmente suscetível a danos causados pela eletricidade estática, enquanto que as famílias bipolares não são tão afetadas. A descarga eletrostática é responsável pela perda de milhões de dólares, devido a danos causados por ela em equipamentos eletrônicos. Alguns procedimentos são adotados para evitar esse problema, por exemplo, deve-se conectar à terra o chassi de todos os instrumentos de testes, o operador deve se conectar à terra através de uma pulseira especial, não deixar desconectada nenhuma entrada de qualquer CI que não esteja sendo utilizado, etc.

- Família CMOS

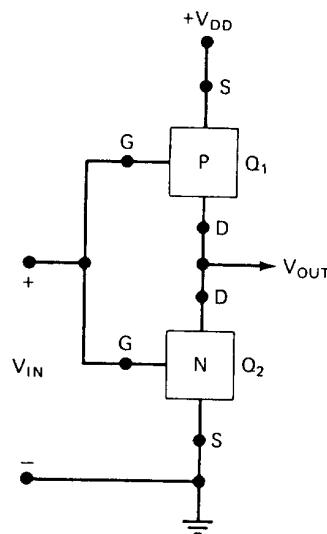
CMOS significa **Complementary Metal Oxide Semiconductor** (Semicondutor de Óxido-Metal Complementar), usa tanto FETs canal-N quanto canal-P no mesmo circuito, de forma a aproveitar as vantagens de ambas as famílias lógicas.

As características principais desta família são o reduzido consumo de corrente (baixa potência), alta imunidade a ruídos e uma faixa de alimentação que se estende de 3V a 15V ou 18V dependendo do modelo.

O processo de fabricação do CMOS é mais simples que o do TTL, possuindo também uma densidade de integração maior, porém são mais lentos do que os TTL, apesar da nova série CMOS de alta velocidade competir em pé de igualdade com as séries TTL 74 e 74LS.

A família CMOS possui, também, uma determinada faixa de tensão para representar os níveis lógicos de entrada e de saída, porém estes valores dependem da tensão de alimentação e da temperatura ambiente.

A figura a seguir, ilustra o exemplo de um circuito implementado utilizando a tecnologia CMOS (NOT CMOS básico).



Características das séries CMOS

4000/14000: foram as primeiras séries da família CMOS, são bastante utilizadas, apesar do aparecimento de novas séries, pelo fato de implementarem diversas funções ainda não disponíveis nas novas séries.

74C: compatível, pino a pino e função por função, com os dispositivos TTL de mesmo número. A performance desta série é quase idêntica à da série 4000.

74HC (CMOS de Alta Velocidade): versão melhorada da 74C, o principal melhoramento é o tempo de comutação (em torno de 10 vezes maior), bem como a capacidade de suportar altas correntes na saída. A velocidade dos dispositivos desta série é compatível com a velocidade dos dispositivos da série TTL 74LS.

74HCT: CMOS de alta velocidade. A principal diferença entre esta série e a 74HC é o fato de ela ser desenvolvida para ser compatível em termos de tensões com dispositivos da família TTL. Ou seja, os dispositivos 74HCT podem ser alimentados diretamente por saídas de dispositivos TTL.

Compatibilidade: Ao contrário da família TTL, que é produzida com as mesmas características elétricas por todos os fabricantes, a CMOS, embora padronizada em sua numeração, apresenta grandes variações na capacidade de saída e velocidade de operação, de um fabricante para outro. Algumas vezes, até as funções são diferentes e incompatíveis, com o que deve-se ter muito cuidado.

O quadro a seguir compara as características típicas das principais séries de circuitos integrados das famílias CMOS e TTL.

	74HC	400B	74	74S	74LS	74AS	74ALS	ECL
Potência dissipada por porta lógica (mW)								
Estática	$2,5 \times 10^{-3}$	$1,0 \times 10^{-3}$	10	20	2	8	1,2	40
A 100 KHz	0,17	0,1	10	20	2	8	1,2	40
Retardo de propagação (ns)	8	50	9	3	9,5	1,7	4	1
Produto velocidade-potência a 100 KHz (pJ)	1,4	5	90	60	19	13,6	4,8	40
Taxa máxima de clock (MHz)	40	12	35	12,5	45	200	70	300
Margem de ruído-pior caso (V)	0,9	1,5	0,4	0,3	0,3	0,3	0,4	0,25

*Todos os valores para a família CMOS foram tomados com $V_{DD} = 5V$.

“Interfaceando”: Mesmo tendo uma faixa de tensões ampla e características diferentes dos circuitos integrados, existe a possibilidade de “interfacear” circuitos TTL e CMOS, desde que sejam tomados cuidados no que se refere a compatibilidade.

A partir do exposto, verifica-se que existem vantagens e desvantagens no uso dos circuitos CMOS em lugar dos TTL, mas os fabricantes conseguem pouco a pouco eliminar as diferenças existentes entre as duas famílias com o desenvolvimento de tecnologias de fabricação, aumentando ainda mais a velocidade e reduzindo o consumo. De uma forma geral, podemos dizer que existem aplicações em que é mais vantajoso usar um tipo e aplicações em que o outro tipo é melhor.

Exercícios Resolvidos

ER.1 - Consulte a especificação do CI 7400 NAND e responda: Quantas entradas de portas NAND 7400 podem ser ligadas à saída de uma porta NAND 7400 ?

Solução:

$$\text{fan - out (BAIXO)} = \frac{I_{OL}(\text{máx})}{I_{IL}(\text{máx})} = \frac{16mA}{1,6mA} = 10$$

$$\text{fan - out (ALTO)} = \frac{I_{OH}(\text{máx})}{I_{IH}(\text{máx})} = \frac{400mA}{40mA} = 10$$

Este resultado indica que o fan-out tem o valor 10 para ambos os níveis lógicos. Então a saída da porta NAND 7400 pode alimentar até 10 entradas de outras portas 7400. Se o fan-out para o nível BAIXO for diferente do fan-out para o nível ALTO, devemos escolher o menor dos dois.

ER.2 – Consulte a especificação do CI 7400 NAND quádruplo, de duas entradas. Determine a potência máxima dissipada e o tempo médio máximo para o retardo de propagação de uma única porta.

Solução:

$$I_{CC}(\text{média}) = \frac{I_{CCH} + I_{CCL}}{2} = \frac{(8+12)mA}{2} = 15mA$$

$$P_D(\text{média}) = I_{CC}(\text{média}) \times V_{CC} = 15mA \times 5,25V = 78,75mW$$

Este valor corresponde à potência consumida por todas as portas do chip. A potência máxima consumida por porta NAND é, portanto dividida por 4:

$$P_D(\text{média}) = 19,7mW \text{ por porta NAND}$$

O retardo médio máximo é de:

$$t_{pd}(\text{médio}) = \frac{t_{PLH} + t_{PHL}}{2} = \frac{(22+15)ns}{2} = 18,5ns$$

ER.3 – A partir das especificações, compare o Produto velocidade-potência das séries 74S e 74AS, o que você pode concluir ?

A série 74AS possui retardo de propagação e dissipação de potência inferiores a série 74S, apresenta, portanto, o produto velocidade-potência significativamente mais baixo. Logo, a série 74AS é mais rápida que a série 74S.

ER.4 – Consultando as especificações, compare o Produto velocidade-potência das séries 74HC e 74LS, o que você pode concluir ?

A série 74HC possui retardo de propagação e dissipação de potência inferiores a série 74LS, apresenta, portanto, o produto velocidade-potência significativamente mais baixo. Logo, a série 74HC é mais rápida que a série 74LS.

ER.5 – Consulte as especificações, de maneira a calcular a margem de ruído para um CI da série 74LS. Faça uma comparação com a margem calculada para um CI TTL-padrão.

Solução:

Margem de ruído para o nível alto:

74LS

$$V_{NH} = V_{OH} (\text{mín}) - V_{IH} (\text{mín}) = 2,7V - 2,0V = 0,7V$$

TTL-padrão

$$V_{NH} = V_{OH} (\text{mín}) - V_{IH} (\text{mín}) = 2,4V - 2,0V = 0,4V$$

Margem de ruído para o nível baixo:

74LS

$$V_{NL} = V_{IL} (\text{máx}) - V_{OL} (\text{máx}) = 0,8V - 0,5V = 0,3V$$

TTL-padrão

$$V_{NL} = V_{IL} (\text{máx}) - V_{OL} (\text{máx}) = 0,8V - 0,4V = 0,4V$$

Exercícios Propostos

EP.1 – Defina cada um dos seguintes parâmetros: V_{OH} , V_{IL} , I_{OL} , I_{IH} , t_{PLH} , t_{PHL} , I_{CCL} , I_{CCH} , V_{NL} , V_{NH} .

EP.2 – Assinale Verdadeiro ou Falso nas afirmações abaixo:

- () Se um circuito lógico tem um fan-out de 5, o circuito tem cinco saídas.
- () Uma família lógica com t_{pd} (médio) = 12ns e P_D (médio) = 15mW tem um produto velocidade-potência maior do que um com 8ns e 30mW.
- () A família CMOS tem maior densidade de integração que a família TTL.
- () Dispositivos CMOS são ideais para aplicações alimentadas por pilhas.

EP.3 – Qual dos encapsulamentos de Cls é projetado para ser imune aos efeitos da umidade ?

EP.4 – Descreva a diferença entre uma lógica absorvedora de corrente e uma fornecedora de corrente.

EP.5 - Qual das séries TTL pode alimentar entradas de mais dispositivos da mesma série ?

EP.6 – Utilizando as especificações das tensões de entrada e saída para a família, determine:

- A amplitude máxima do pico de ruído que poderá ser tolerado quando uma saída no nível ALTO estiver alimentando uma entrada lógica.
- A amplitude máxima do pico de ruído que poderá ser tolerado quando uma saída no nível BAIXO estiver alimentando uma entrada lógica.

EP.7 – A partir das especificações do fabricante fornecidas a seguir, determine quantas portas NAND 74ALS20 podem ser alimentadas pela saída de outra porta 74ALS20.

Especificação do fabricante – 74ALS20

$$I_{OH}(\text{máx}) = 0,4 \text{ mA}$$

$$I_{OL}(\text{máx}) = 8 \text{ mA}$$

$$I_{IH}(\text{máx}) = 20 \text{ mA}$$

$$I_{IL}(\text{máx}) = 0,1 \text{ mA}$$

EP.8 – Quais das séries CMOS são compatíveis pino a pino com a família TTL ?

EP.9 – Assumindo o mesmo custo para os três componentes abaixo citados, por que escolheria um contador 74ALS193, em vez de um 74LS193 ou de um 74AS193, para ser usado em um circuito que opere com um clock de 40 MHz ?