

INSTITUTO FEDERAL  
SANTA CATARINA

## MINISTÉRIO DA EDUCAÇÃO

SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA

INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA  
CAMPUS ITAJAÍ

CURSO DE ENGENHARIA ELÉTRICA

DISCIPLINA: ELETRÔNICA DIGITAL 1

PROFA: FERNANDA ARGOUUD 17/12/2018

NOME: **GABARITO**

### RECUPERAÇÃO FINAL

1) Calcule os valores abaixo para a base binária:

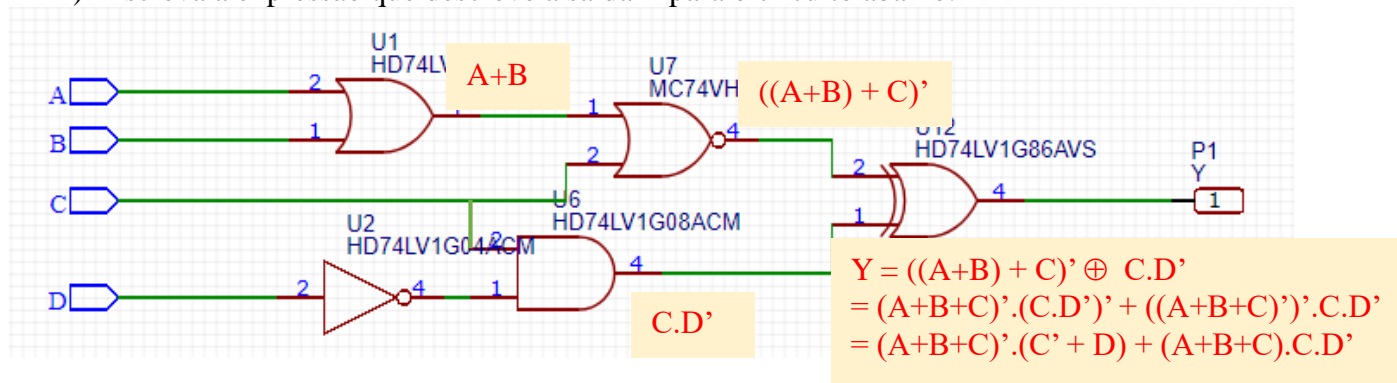
a)  $1245_{10} = 1024 + 128 + 64 + 16 + 8 + 4 + 1 = 10011011101_2$

b)  $27,75_{10} = 16 + 8 + 2 + 1 + 0,5 + 0,25 = 11011,11_2$

c)  $50362_{10} = 101\ 000\ 011\ 110\ 010_2$

d)  $6F0A_{16} = 0110\ 1111\ 0000\ 1010_2$

2) Escreva a expressão que descreve a saída Y para o circuito abaixo:



3) Minimize a expressão abaixo, usando Álgebra Booleana:

$$Y = \overline{\overline{A} \overline{B} \overline{C}} . (\overline{B} \overline{C} + \overline{B} C + A C) . \overline{A} \overline{B} C$$

$$Y = [ (A'.B'.C') . (A.B'.C.BC' + A.B'.C.B'.C + A.B'.C.A.C) ]'$$

$$Y = [ (A'.B'.C') . (0 + A.B'.C + A.B'.C) ]'$$

$$Y = [ (A'.B'.C') . (0 + A.B'.C + A.B'.C) ]'$$

$$Y = [ (A'.B'.C') . (A.B'.C) ]'$$

$$Y = [ (A'.B'.C') . (A' + B + C') ]'$$

$$Y = [ A'.B'.C'. A' + A'.B'.C'. B + A'.B'.C'. C' ]'$$

$$Y = [ A'.B'.C' + 0 + A'.B'.C' ]'$$

$$Y = [ A'.B'.C' ]'$$

$$Y = A + B + C$$

Ou:

$$Y = [ (A'.B'.C') . ((BC' + B'.C + A.C) . A.B'.C) ]'$$

$$Y = [ A'.B'.C' ]' + [ (BC' + B'.C + A.C) . A.B'.C ]'$$

$$Y = [ A + B + C ] + [ BC' + B'.C + A.C ] . A.B'.C$$

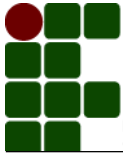
$$Y = [ A + B + C ] + [ A.B'.C.BC' + A.B'.C.B'.C + A.B'.C.A.C ]$$

$$Y = [ A + B + C ] + [ 0 + A.B'.C + A.B'.C ]$$

$$Y = A + B + C + A.B'.C$$

$$Y = A.(1 + B'.C) + B + C$$

$$Y = A + B + C$$



INSTITUTO FEDERAL  
SANTA CATARINA

## MINISTÉRIO DA EDUCAÇÃO

SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA

INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA

CAMPUS ITAJAÍ

4) Minimize o circuito correspondente à T.V. abaixo, utilizando Mapa de Karnaugh:

A	B	C	D	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

	A'.B'	A'.B	A.B	A.B'
C'.D'	1	0	0	1
C'.D	0	1	1	0
C.D	0	1	1	0
C.D'	1	0	0	1

$$F = B'.D' + B.D$$

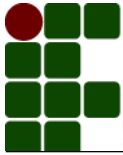
5) Projete um circuito que realize a operação NXOR:  $Y = A'.B' + A.B$ , utilizando exclusivamente portas NOR (NÃO-OU).

A equação  $Y = A'.B' + A.B$  pode ser implementada utilizando-se apenas portas NOR.

PORTA NOR:   $(A + B)' = A'.B'$

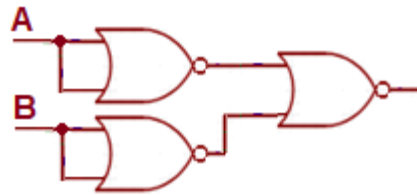
O termo  $A'.B'$  é dado diretamente pelas entradas A e B aplicadas à porta NOR.

O termo  $A.B$  poderá ser obtido invertendo-se previamente as entradas, pq a dupla inversão se anula:



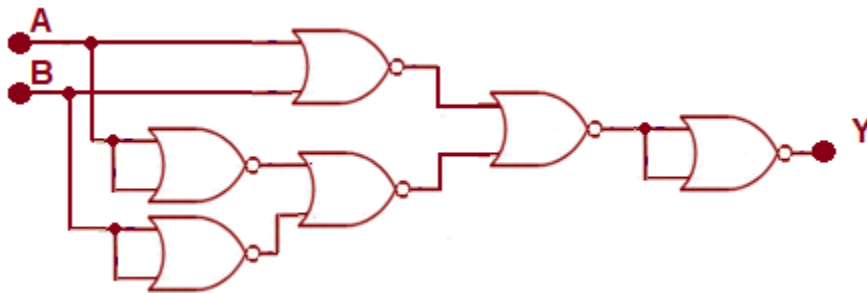
INSTITUTO FEDERAL  
SANTA CATARINA

MINISTÉRIO DA EDUCAÇÃO  
SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA  
INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA  
CAMPUS ITAJAÍ



$$A \cdot B = (A')' \cdot (B')' = (A' + B')' \rightarrow$$

Por fim, basta somar (operação OR) ambos os termos e invertê-los na saída, para anular a inversão da NOR:



6) Qual o valor em 8 bits, do número decimal -45?

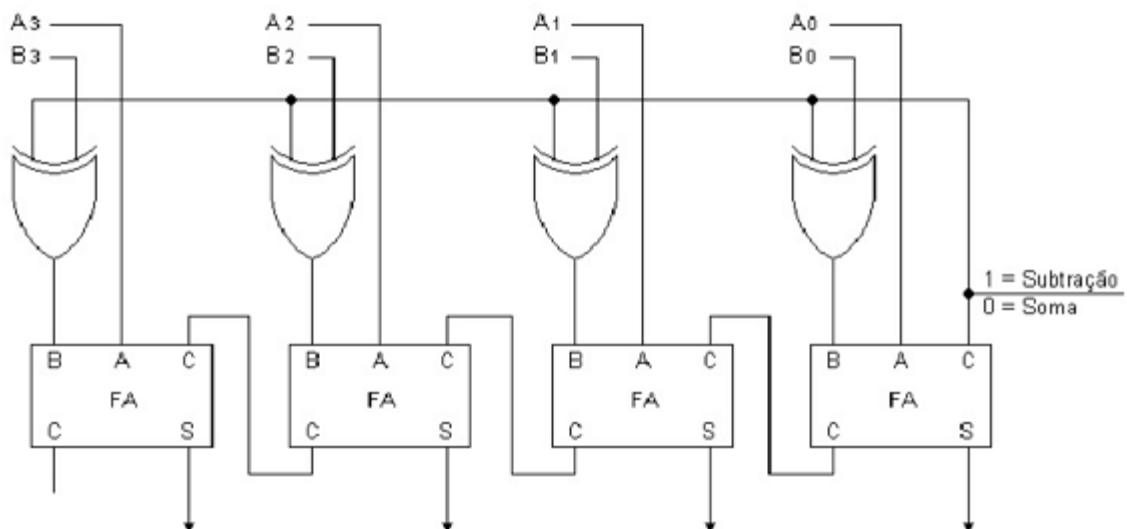
1	1	0	1	0	0	1	1
---	---	---	---	---	---	---	---

$$45d = 32 + 8 + 4 + 1 = 00101101b$$

Fazendo o complemento 2 deste número:

$$C2(00101101) = 11010010 + 1 = 11010011b = -45d$$

7) Desenhe o circuito somador-subtrator de quatro bits, usando módulos de meio-somador, somador completo e portas XOR.



- 8) Projete o circuito que identifica entradas de 3 bits maiores ou iguais a 5.

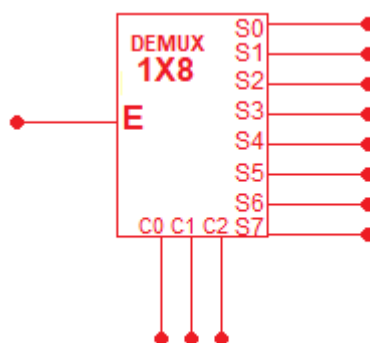
A	B	C	S
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

	$A \cdot B'$	$A' \cdot B$	$A \cdot B$	$A \cdot B'$
$C'$	0	0	1	0
$C$	0	0	1	1

Portanto, o circuito de saída  $S = A \cdot B + A \cdot C$

- 9) Projete um DEMUX 1x12 utilizando, exclusivamente, DEMUX 1x8.

Um DEMUX 1x8 só tem 8 saídas e precisamos de 12.



Dois DEMUX 1x8 vão ter 16 saídas, então ajustes terão que ser feitos.

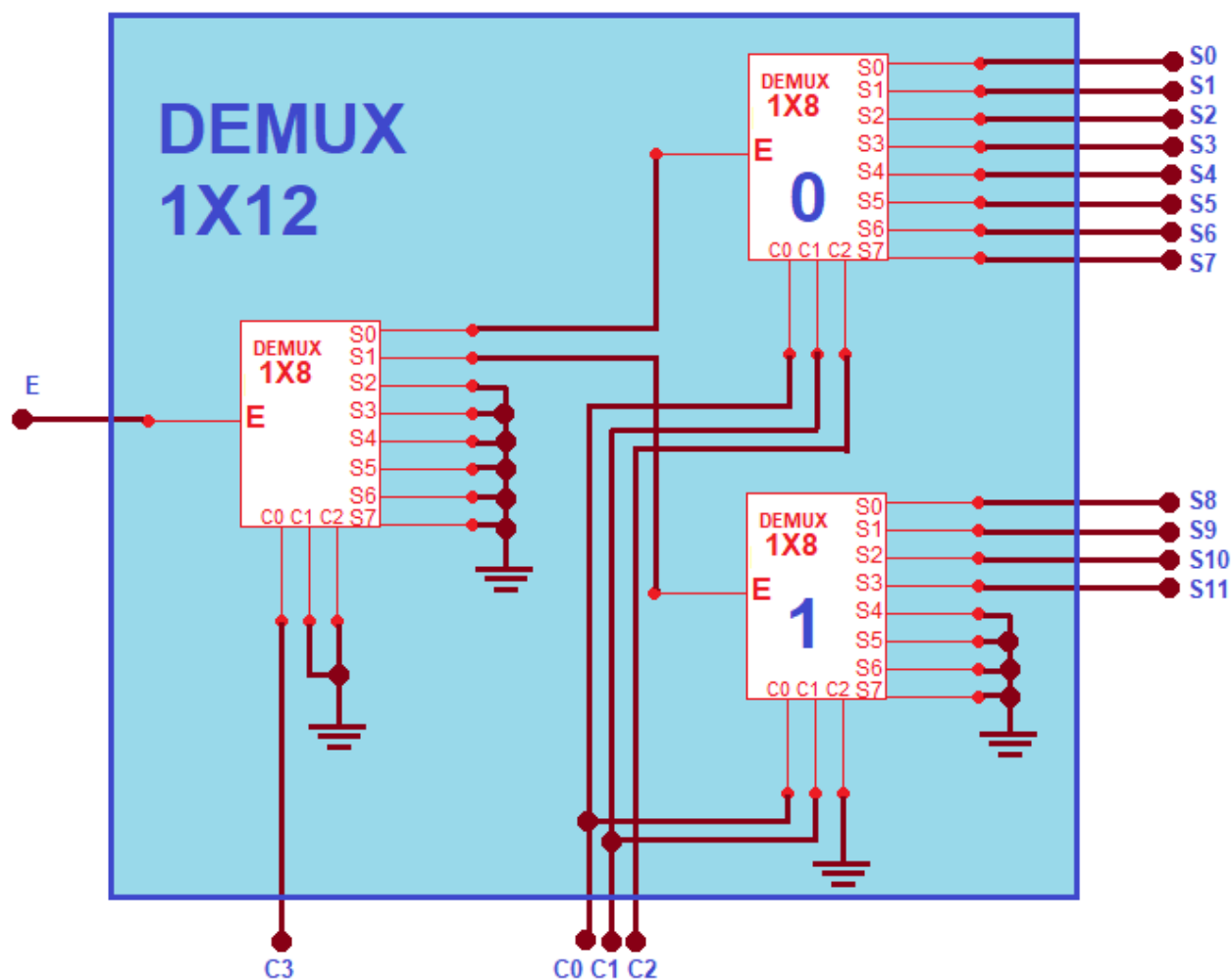
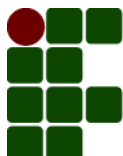
A Entrada do DEMUX de entrada será jogada como entrada para os dois DEMUX de saída. Nível baixo no controle C0 do primeiro DEMUX seleciona o DEMUX 0 de Saída (Saídas S0 a S7).

Nível alto na entrada C0, seleciona o DEMUX 1 de saída (Saídas S8 a S11).

Como o DEMUX de entrada só vai acionar estes 2 DEMUX de saída, as entradas de controle C1 e C2 deste devem ser aterradas.

Todas as outras saídas do DEMUX de entrada devem ser aterradas, porque não serão utilizadas.

Como o DEMUX 1 não vai usar as saídas S12 a S15, sua entrada de controle C2 não vai ser usada. Como não pode ser deixada flutuando, deve ser aterrada. Da mesma forma, as saídas S12 a S15 devem ser aterradas.



10) Qual o número de portas lógicas que possuem  $I_{IL}$  de 5mA e  $I_{IH}$  de 10 $\mu$ A, que podem ser alimentadas por um circuito integrado que possui  $I_{OL}$  de 40 mA e  $I_{OH}$  de 200  $\mu$ A?

Nível baixo (L):  $I_{OL}/I_{IL} = 40 \text{ mA} / 5 \text{ mA} = 8 \text{ CIs}$

Nível alto (H):  $I_{OH}/I_{IH} = 200 \text{ } \mu\text{A} / 10 \text{ } \mu\text{A} = 20 \text{ CIs}$

Como se deve usar o número menor (que funciona em ambos os níveis): 8 CIs podem ser alimentados por esta porta!