

CURSO DE ENGENHARIA ELÉTRICA
DISCIPLINA: ELETRÔNICA DIGITAL 1
NOME: GABARITO

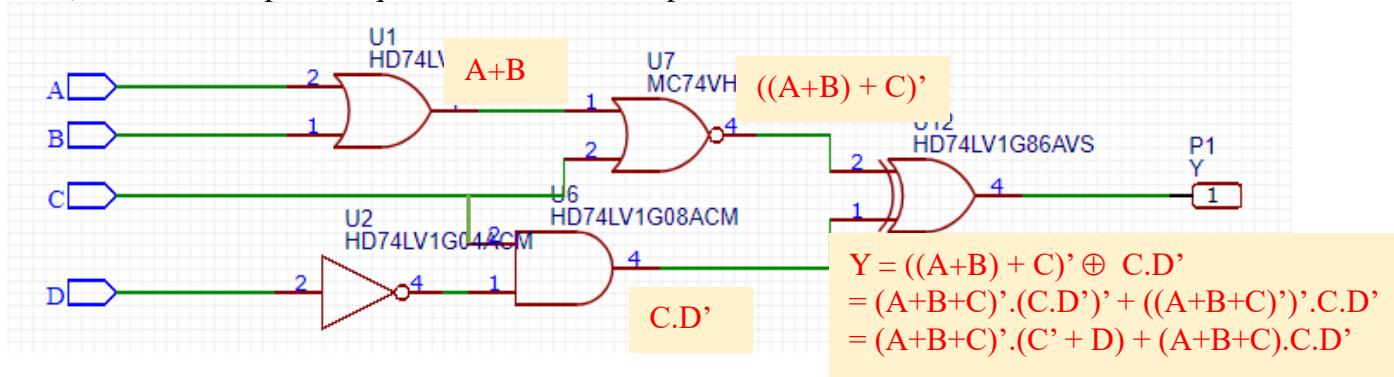
PROFA: FERNANDA ARGOUD 17/12/2018

RECUPERAÇÃO FINAL

1) Calcule os valores abaixo para a base binária:

- $1245_d = 1024 + 128 + 64 + 16 + 8 + 4 + 1 = 10011011101_b$
- $27,75_d = 16 + 8 + 2 + 1 + 0,5 + 0,25 = 11011,11_b$
- $50362_o = 101\ 000\ 011\ 110\ 010_b$
- $6F0A_h = 0110\ 1111\ 0000\ 1010_b$

2) Escreva a expressão que descreve a saída Y para o circuito abaixo:



3) Minimize a expressão abaixo, usando Álgebra Booleana:

$$\overline{Y} = \overline{\overline{ABC}} \cdot (\overline{B\bar{C}} + \overline{B\bar{C}} + \overline{AC}) \cdot \overline{A\bar{B}\bar{C}}$$

$$\begin{aligned}
 Y &= [(A'.B'.C') \cdot (A.B'.C.BC' + A.B'.C.B'.C + A.B'.C.A.C)'] \\
 Y &= [(A'.B'.C') \cdot (0 + A.B'.C + A.B'.C)'] \\
 Y &= [(A'.B'.C') \cdot (0 + A.B'.C + A.B'.C)'] \\
 Y &= [(A'.B'.C') \cdot (A.B'.C)'] \\
 Y &= [(A'.B'.C') \cdot (A' + B + C')] \\
 Y &= [A'.B'.C' \cdot A' + A'.B'.C' \cdot B + A'.B'.C' \cdot C] \\
 Y &= [A'.B'.C' + 0 + A'.B'.C'] \\
 Y &= [A'.B'.C'] \\
 Y &= A + B + C
 \end{aligned}$$

Ou:

$$\begin{aligned}
 Y &\equiv [(A'.B'.C') \cdot ((BC' + B'.C + A.C) \cdot A.B'.C.)'] \\
 Y &\equiv [A'.B'.C'] + [(BC' + B'.C + A.C) \cdot A.B'.C.]' \\
 Y &\equiv [A + B + C] + [BC' + B'.C + A.C] \cdot A.B'.C. \\
 Y &\equiv [A + B + C] + [A.B'.C.BC' + A.B'.C.B'.C + A.B'.C.A.C] \\
 Y &\equiv [A + B + C] + [0 + A.B'.C + A.B'.C] \\
 Y &\equiv A + B + C + A.B'.C \\
 Y &\equiv A.(1 + B'.C) + B + C \\
 Y &\equiv A + B + C
 \end{aligned}$$

- 4) Minimize o circuito correspondente à T.V. abaixo, utilizando Mapa de Karnaugh:

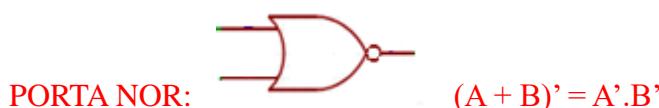
A	B	C	D	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

	A'.B'	A'.B	A.B	A.B'
C'.D'	1	0	0	1
C'.D	0	1	1	0
C.D	0	1	1	0
C.D'	1	0	0	1

$$F = B'.D' + B.D$$

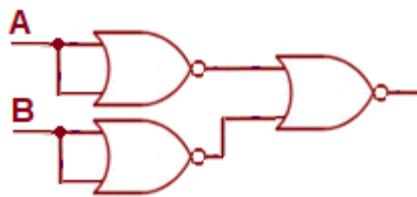
- 5) Projete um circuito que realize a operação NXOR: $Y = A'.B' + A.B$, utilizando exclusivamente portas NOR (NÃO-OU).

A equação $Y = A'.B' + A.B$ pode ser implementada utilizando-se apenas portas NOR.



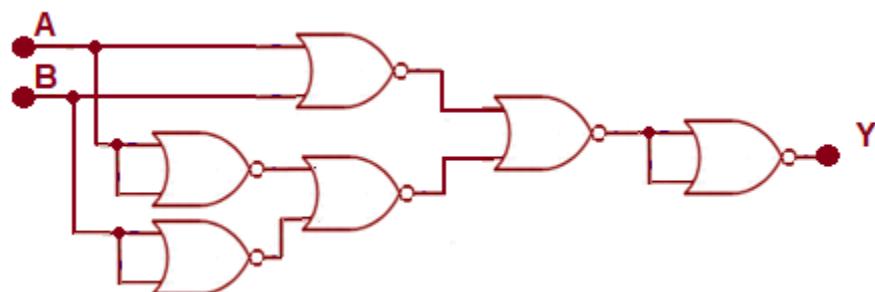
O termo $A'.B'$ é dado diretamente pelas entradas A e B aplicadas à porta NOR.

O termo $A.B$ poderá ser obtido invertendo-se previamente as entradas, pq a dupla inversão se anula:



$$A \cdot B = (A')' \cdot (B')' = (A' + B')'$$

Por fim, basta somar (operação OR) ambos os termos e invertê-los na saída, para anular a inversão da NOR:



- 6) Qual o valor em 8 bits, do número decimal -45?

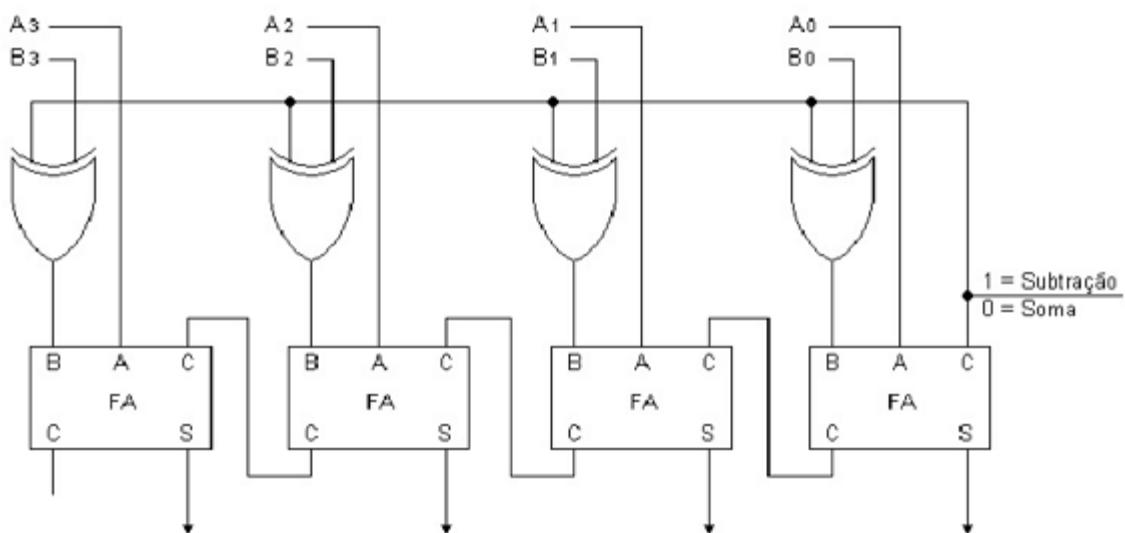
1	1	0	1	0	0	1	1
---	---	---	---	---	---	---	---

$$45d = 32 + 8 + 4 + 1 = 00101101b$$

Fazendo o complemento 2 deste número:

$$C2(00101101) = 11010010 + 1 = 11010011 b = -45d$$

- 7) Desenhe o circuito somador-subtrator de quatro bits, usando módulos de meio-somador, somador completo e portas XOR.



- 8) Projete o circuito que identifica entradas de 3 bits maiores ou iguais a 5.

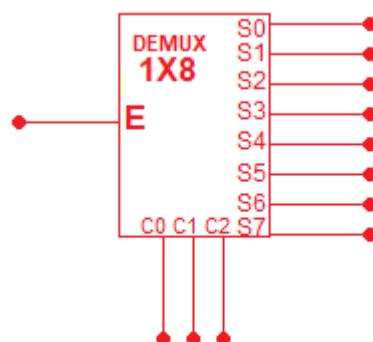
A	B	C	S
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

C'	A'.B'	A'.B	A.B	A.B'
C	0	0	1	0
C	0	0	1	1

Portanto, o circuito de saída $S = A.B + A.C$

- 9) Projete um DEMUX 1x12 utilizando, exclusivamente, DEMUX 1x8.

Um DEMUX 1x8 só tem 8 saídas e precisamos de 12.



Dois DEMUX 1x8 vão ter 16 saídas, então ajustes terão que ser feitos.

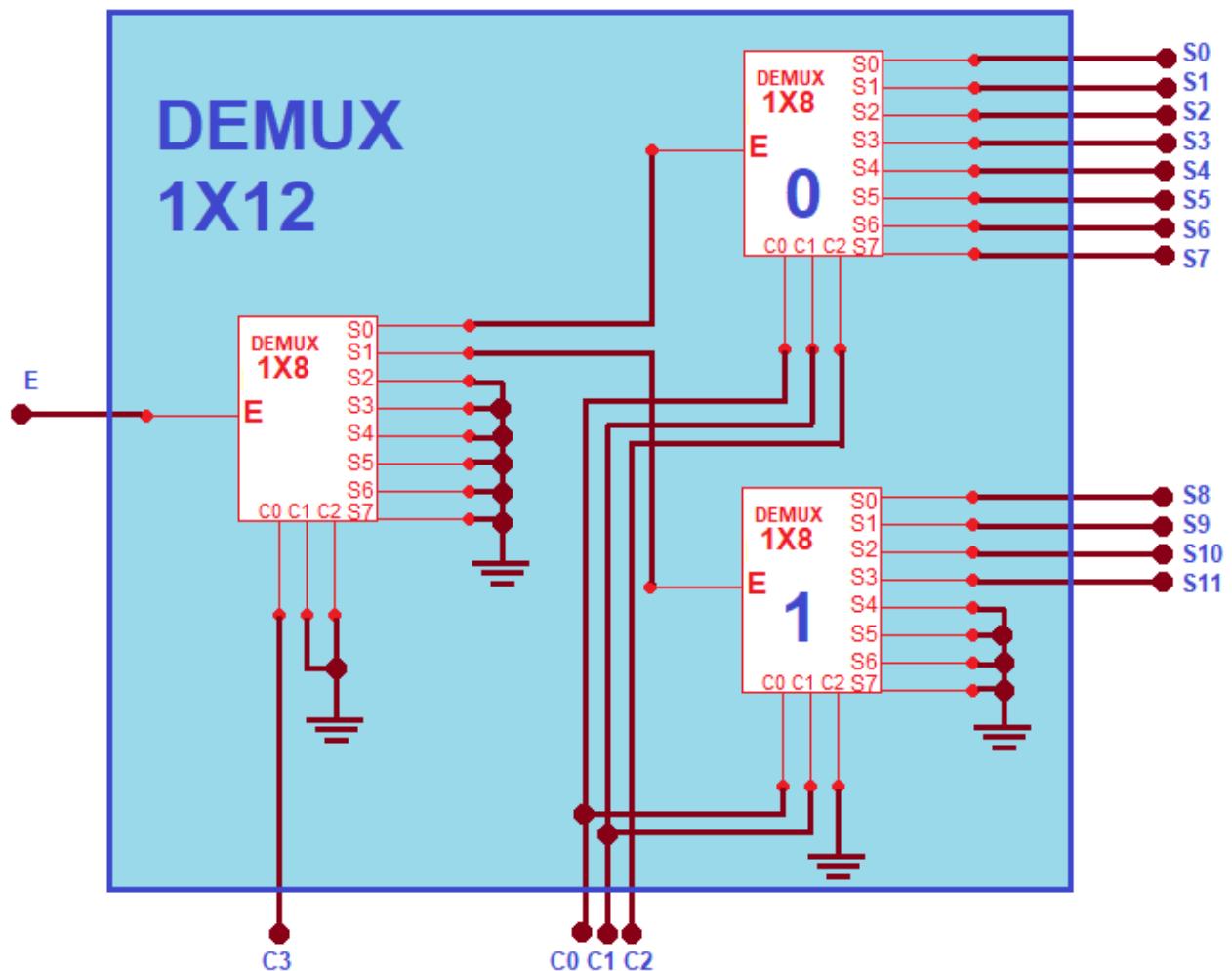
A Entrada do DEMUX de entrada será jogada como entrada para os dois DEMUX de saída.
Nível baixo no controle C0 do primeiro DEMUX seleciona o DEMUX 0 de Saída (Saídas S0 a S7).

Nível alto na entrada C0, seleciona o DEMUX 1 de saída (Saídas S8 a S11).

Como o DEMUX de entrada só vai acionar estes 2 DEMUX de saída , as entradas de controle C1 e C2 deste devem ser aterradas.

Todas as outras saídas do DEMUX de entrada devem ser aterradas, porque não serão utilizadas.

Como o DEMUX 1 não vai usar as saídas S12 a S15, sua entrada de controle C2 não vai ser usada. Como não pode ser deixada flutuando, deve ser aterrada. Da mesma forma, as saídas S12 a S15 devem ser aterradas.



- 10) Qual o número de portas lógicas que possuem I_{IL} de 5mA e I_{IH} de 10 μ A, que podem ser alimentadas por um circuito integrado que possui I_{OL} de 40 mA e I_{OH} de 200 μ A?

Nível baixo (L): $I_{OL}/I_{IL} = 40 \text{ mA} / 5 \text{ mA} = 8 \text{ CIs}$

Nível alto (H): $I_{OH}/I_{IH} = 200 \mu\text{A} / 10 \mu\text{A} = 20 \text{ CIs}$

Como se deve usar o número menor (que funciona em ambos os níveis): 8 CIs podem ser alimentados por esta porta!